

장점

- ✓ 다이내믹 전압 드롭 감소
- ✓ 소음 마진 향상
- ✓ 칩 파워 전압 감소
- ✓ 디커플링 콘덴서 감소
- ✓ 기판 소음 커플링 최소화
- ✓ 파워-패드 카운트 감소
- ✓ 양품률 향상
- ✓ 스케일러블 동시 작동 응용화
- ✓ 시그널 인테그리티 향상
- ✓ 디자인 모듈 향상
- ✓ 후진 과정의 모호함 감소
- ✓ 모듈 기능 디자인과 물리적 레이아웃의 갭 종료
- ✓ OCV 강성을 향상

사용될수 있는 범위

- 멀티미디어
- DSP
- 무선
- 네트워킹
- 멀티 프로세서
- 커뮤니케이션
- 이동통신

Teklatech 사의 FloorDirector™ 는 고성능 플로어 플랜 및 클럭 분배 도구로서 칩 수준의 다이내믹한 파워 분형, 클럭 사이클 스트레칭 및 강성을 온-칩-변동에 제공합니다. FloorDirector™ 는 SoC 기술 스케일링의 복잡한 면을 해결하는데 목적을 두는 종합적인 시스템을 제공합니다.

개요

90 nm 과 그 이상에서, IC 프로세스 변경은 파워 인테그리티와 함께 높은 양품률을 유지하면서 디자인 시간을 줄이는데 지속적인 문제가 되고 있습니다. FloorDirector 플로어플래닝과 클럭 분배 도구는 시간의 강성과 시스템-온-칩(SoC) 의 다이내믹 파워 최고점 위로 제어하여 사용됩니다. 이 도구는 모듈성과 높은 스케일 그리고 변동성-강성의 방법으로 시스템 수준의 클럭 분배를 작동화시키고 있으며 이와함께 나노미터 외형들에 잘 추적될수 있습니다. FloorDirector 는 다이내믹한 IR 드롭과 공급 소음을 평평하게 하는 파워 최고점을 이용하여 감소시키며 따라서 시그널과 파워 인테그리티를 향상 시킵니다.

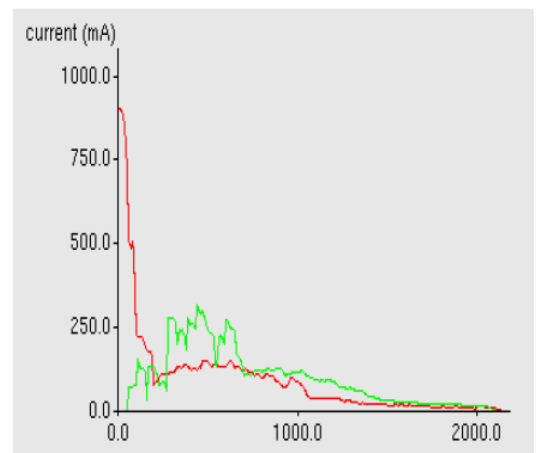
귀하의 문제

오늘날의 SoC 디자인에서, 다이내믹 파워 최고점은 지속적으로 중요시되고 있습니다. 이는 그라운드와 파워의 바운스로 이어지며, 시그널 인테그리티와 소음 마진에 영향을 끼치며, SoC 도입에 보전적인 압박을 강요하게 됩니다. 파워 드롭과 공급 소음은 보통 예상할수 없는 시그널 인테그리티, 파워 인테그리티, 시간적 영향으로 이어지며 실리콘 실패를 일으킬수 있습니다.

본사의 해결책

FloorDirector 의 특허를 받은 클럭 분배 기술은 신축성 있는 클럭 스프레드를 허용하여 감소된 다이내믹 파워 최고점에 디자인 초점을 맞출수 있게 합니다. FloorDirector 는 회사들로 하여금 값비싼 실리콘 재 스펀을 제거해주며 소규모의 더 이윤성이 있는 반도체 제품을 시장에 출시할수 있게 하여, 나노미터 기술의 완전한 포텐셜을 효과적으로 이용하게 합니다.

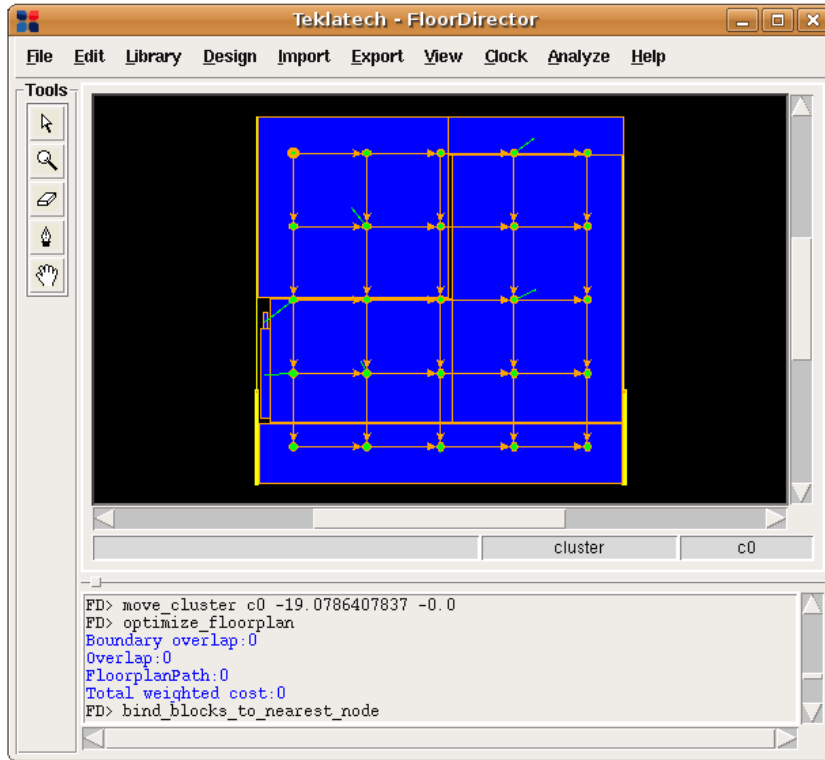
참조 디자인이 아주 큰 다이내믹 파워 최고점 감소가 파워 소음의 감소와 향상된 시그널 인테그리티를



실제 60%의 파워 최고점 감소!

제품 소개

FloorDirector 플로어플래닝 엔진은 모든 시스템 블록의 다이나믹 파워 시그내처를 분석하며 디자인의 주요 전압 드롭 체인의 이니시에이터를 식별합니다. 파워 분형 기술과 통계적 클록 타이밍 분석을 이용하여 FloorDirector는 시스템 수준의 IR 드롭 솔루션을 스케일러블 클록 수준 동일화를 유지하면서 제공합니다. 이를 이용하여 엔지니어들은 최상의 파워 최고점 평준을 위한 칩을 플로어플랜할 수 있으며, 이로서 다이나믹 IR 드롭이 감소되고 전체적 시그널과 파워 인테그리티가 향상됩니다. 이 방법은 평상의 셀 ASIC 디자인 플로우에 직접 적용되고 엔지니어들로 하여금 전방과 후방의 반복을 감소시키거나 제거시키게 하며 디자인 사이클을 가속화 합니다.



파워분형과 클록 사이클 스트레칭을 위한 플로어플래닝 최대화

Teklatech 파트너 프로그램

Teklatech 팀은 참조 디자인, 애플리케이션 노트와 EDA 도구 벤더 공급자들을 포함하여 벨류 체인 전체의 업계 지도자들과 파트너십을 이루어 총체적 솔루션을 고객들에게 제공하고 있습니다. 본사는 업계 지도자들과 밀접히 협조하여 본사의 도구들이 그들의 도구들과 호환적이 되게 하며 디자인 플로우를 확실히 하고 있습니다.

Teklatech 사 소개

기술적 비전을 갖고 업계의 선구자인 Teklatech 사는 반도체 업계에 지정된 전자 디자인 자동화 (EDA) 솔루션을 제공하고 있습니다. 구조 개발, 플로어플래닝 그리고 클록 분배 네트워크의 혁신과 함께 Teklatech 사는 차세대 반도체 업계 디자인의 엄격한 요구를 충족하는데 주력하고 있습니다.

Teklatech A/S 사는 사유 기업이며 2006년에 토비아스 비에레가드 박사와 디자인과 EDA 분야에 많은 경험이 있는 반도체 베테랑들에 의해 창립되었습니다. Teklatech 사는 세계적인 자본회사들과 업계 지도자들로부터 자원지금을 받고 있습니다.

특징사항

- 자동화된 다이나믹 파워 시그내처 분석
- 통계적 클록 타이밍 분석
- IR 드롭과 전류 슬롭 최대화
- 정밀 그레인 타이밍 제어
- 데이터 플로우 인식
- 높은 포텐셜 클록 게이팅 포인트 식별
- 글로벌 타이밍 마진 유지
- 기존의 업계 도구와 밀접한 호환성
- 오픈 액세스 호환성
- 디자인과 Verilog, LEF, SDF 와 같은 셀의 임포트
- Verilog 와 DEF를 익스포트
- 직관적인 GUI 와 Tcl 스크립트 제어
- 평평한 러닝 커브



보다 더 많은 사항을 위해서는
다음으로 연락하십시오:
TEKLATECH A/S
Borgergade 20, 2.
DK-1300
Copenhagen K
Denmark
전화: +45 72190085
팩스: +45 98190086
이메일: info@teklatech.com
www.teklatech.com