

長所

- ダイナミック電圧降下を削減する。
- ノイズマージンを改善する
- チップに対するパワーの電圧を下げる。
- デカップリング・コンデンサの容量を低める。
- 基板に対するノイズカップリングを最小化する。
- パワーパッドカウントを削減する。
- 歩留まりを改善する。
- 拡大縮小可能な同期オーバーシジョンを可能にする。
- 信号の完全性を改善する。
- デザインのモジュール性高める。
- バックエンドプロセス中の不確実性を減らす。
- モジュール式機能デザインと物理的レイアウトの間ある溝を埋める。
- 0CVの安定性を改善する

適用目標

- マルチメディア
- DSP
- 無線
- ネットワーク
- マルチプロセッサ
- コミュニケーション
- モバイル

TeklatechのFloorDirectorは、チップレベルのダイナミックパワーシェイピング、クロックサイクルストレッチングを提供し、オンチップバリエーションを強固にする最先端のフロアプランニングクロックデストリビューションツールです。FloorDirectorは複雑なSoCテクノロジースケールに対してシステム志向の包括的ソリューションを提供します。

概要

90ナノメートル以上において、高い歩留まりを維持しながらデザイン時間を短縮するとパワーの完全性に問題が多発し、ICプロセスが変わります。FloorDirectorフロアプランニングクロックデストリビューションツールは、タイミングを強固にし、システムオンチップ(SoC)のデザインダイナミックパワーピークを制御するために使用します。それは、伸縮自在性、可変性並びに堅牢性の高いアプローチを可能にするので、ナノメートルの幾何学パターンに追尾します。FloorDirectorはパワーピークを平坦化することによって、ダイナミックIRドロップおよび供給ノイズを減らし、これによって信号パワーの完全性を改善します。

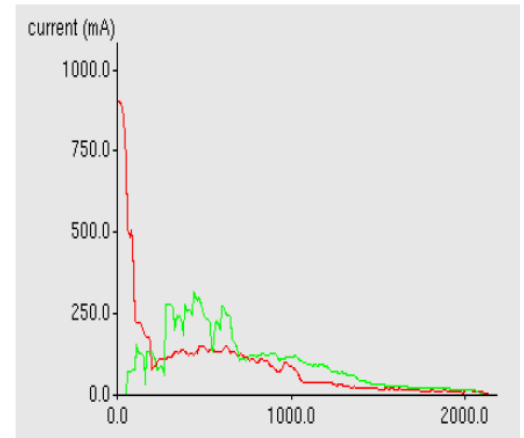
あなたの挑戦

今日のSoCデザインでは、ダイナミックパワーピークが益々重要になってきています。これらは、信号とパワーの反発を招き、信号の完全性とノイズマージンを悪化させるので、SoCの実行には保守的制限が強要されます。パワードロップと供給ノイズは通常、予想できない信号とパワーの完全性タイミング効果を導いて、シリコンに機能停止、実効パワーピークの60%削減を引き起こす恐れがあります！

我々のソリューション

特許を含むFloorDirectorフレキブルクロックデストリビューションテクノロジーは、削減されたダイナミックパワーピークをターゲットにして、デザインすることを可能にします。FloorDirectorは、会社が高価なシリコンの再スピンを廃止して、ナノメートル技術の持つ全ての可能性を効果的に利用して、より小型で、高い利益が得られる半導体製品を短い商品化期間に開発することを可能にします。

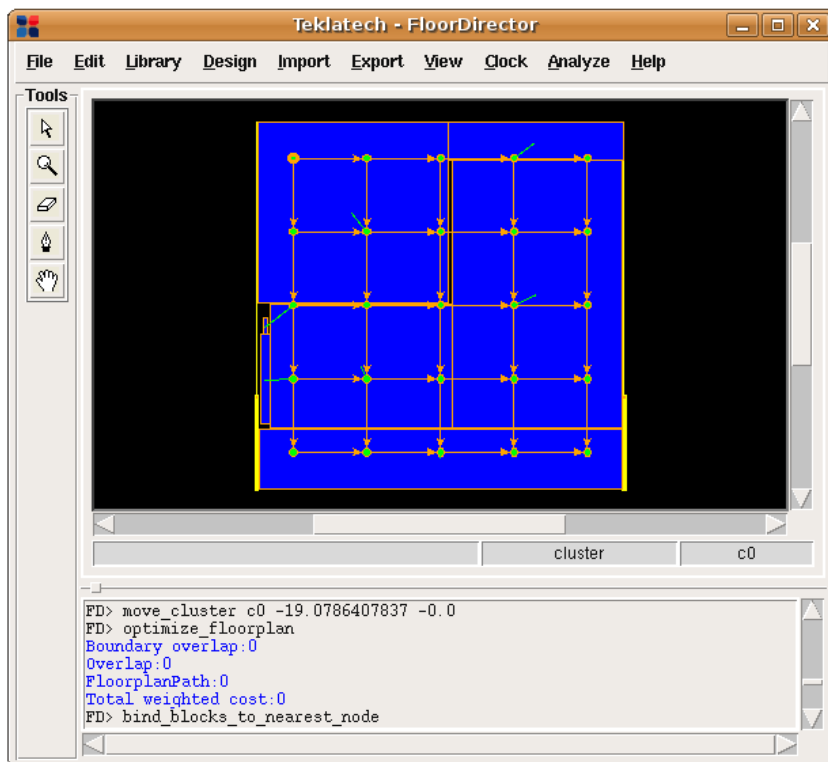
模範デザインのダイナミックパワーピークには、これによって得られたパワーノイズの減少と信号の完全性の改善がが明らかに見られます。



ピークの値を実際に60%削減

製品

FloorDirector フロアプランニングエンジンはすべてのシステムブロックのダイナミックパワーの特徴を分析し、デザインに含まれる重大な電圧低下の原因を識別します。FloorDirectorは、パワーシェイピングテクニックと統計的クロックタイミング分析を利用して、クロックレベルの同期を伸縮自在に維持しながら、システムレベルのIRドロップに対してソリューションを提供します。信号とパワーの全体的完全性を改善して、最適なパワーピークが得られるようにチップの平面計画を立てることを可能にします。その方法は、標準セルASICのデザインフローに直接適用できて、エンジニアがフロントとバックエンドの間の反復を減らすか廃止して、デザインサイクルを加速することを可能にします。



パワーシェイピングとクロックサイクルストレッチングのために行う床配置の最適化

Teklatchパートナープログラム

Teklatchチームは、リファレンスデザイン、アプリケーション・ノートのサプライヤーおよびEDAベンダーを含むバリュー・チェーン中の業界リーダー達と連携して、我々が自分たちの顧客にトータルソリューションを提供することを可能にします。我々は業界のリーダー達と密に連携を保ちながら作業を行い、我々のツールと彼らのツールおよびデザインフローの間に互換性を確保します。

Teklatchについて

技術先導者兼パイオニアであるTeklatchは半導体産業に、目標とする電子デザインオートメーション(EDA)に対してソリューションを提供しています。Teklatchは、アーキテクチャの開発、平面配置並びにクロックデストビューションネットワークを改革して、半導体産業の次世代デザインに対する厳しい要求を満たすことに全力を注いでいます。

グループによって2006年に設立されました。Teklatchには世界的に有名なベンチャー投資会社並びに業界のリーダー達が出資しています。

特徴

- 自動ダイナミックパワー サイン分析
- 統計的クロックタイミング分析
- IRドロップおよび電流スロープの最適化
- 微粒タイミング制御
- データフローの認知
- ハイ・ポテンシャル ゲートポイントの識別
- グローバルタイミングマージンの維持
- 既存の産業ツールとの密な統合
- オープンアクセスに対応
- デザインとセルを Verilog、LEF および SDF として採用
- Verilog および DEF を輸出
- GUI および Tcl スクリプトの直観的制御
- フラットなラーニングカーブ



更なる情報が欲しいときには、以下にご連絡ください：

TEKLATECH A/S
Borgergade 20, 2.
DK-1300
Copenhagen K
Denmark
電話：+45 7219 0085
ファックス：+45 9819 0086
電子メール：info@teklatch.com
ホームページ：www.teklatch.com